

**ГОУ ВПО РОССИЙСКО-АРМЯНСКИЙ (СЛАВЯНСКИЙ)  
УНИВЕРСИТЕТ**

Составлен в соответствии с государственными требованиями к минимуму содержания и уровню подготовки выпускников по направлению **01.04.02 Прикладная математика и информатика** и Положением «Об УМКД РАУ».

**УТВЕРЖДАЮ:**

Директор института  
**математики и информатики**  
канд. физ.-мат. наук  
**Дарбинян А.А.**  
2023г.



**Институт:** Математики и информатики

*Название института*

**Кафедра:** Системное программирование

*Название кафедры*

**Автор(ы):** канд. физ.-мат. наук Саргсян Севак Сеникович, Киракосян Лилия Айковна

*Ученое звание, ученая степень, Ф.И.О*

**УЧЕБНО-МЕТОДИЧЕСКИЙ КОМПЛЕКС**

**Дисциплина:** Радиосистемы связи, локализации и навигации

*Код и название дисциплины согласно учебному плану*

**Магистерская программа** 01.04.02 Интеллектуальные системы и робототехника

*Код и название специальности*

**Направление:** Прикладная математика и информатика

*Название направления*

**ЕРЕВАН**

## Структура и содержание УМКД

### 1. Аннотация

1.1. Взаимосвязь дисциплины с другими дисциплинами учебного плана специальности (направления)

В ходе этого курса студенты будут ознакомлены с основами архитектуры FPGA, инструментами разработки и проектирования, а также методами программирования. Этот курс является базовым курсом для будущих разработчиков в области цифровой электроники, встраиваемых систем и многих других областей технологической индустрии.

1.2. Требования к исходным уровням знаний, умений и навыков студентов для прохождения дисциплины (что должен знать, уметь и владеть студент для прохождения данной дисциплины)

Для удачного прохождения данного курса студенты должны **знать** основы цифровой логики, основы программирования, основы электроники и **уметь** пользоваться компьютером. Дополнительных **навыков** для этого курса не требуются.

1.3. Предварительное условие для прохождения (дисциплина(ы), изучение которых является необходимой базой для освоения данной дисциплины)

Для прохождения этого курса изучение других дисциплин не требуются.

### 2. Содержание

2.1. Цели и задачи дисциплины

Цель этого курса состоит в том, чтобы предоставить студентам необходимые знания и навыки для успешного проектирования и разработки цифровых систем. Для достижения цели студенты изучают основы архитектуры FPGA. Также изучают языки описания аппаратуры (System Verilog) для разработки и проектирования на FPGA. И в дальнейшем применить знания для практических проектах.

2.2. Требования к уровню освоения содержания дисциплины (какие компетенции (знания, умения и навыки) должны быть сформированы у студента ПОСЛЕ прохождения данной дисциплины)

После удачного прохождения курса студенты должны:

**знать** основные принципы работы FPGA,

**уметь** написать программы и реализовать алгоритмы на языке System Verilog,

иметь **навыки** моделирования и реализаций разных задач.

2.3.2. Распределение объема дисциплины по темам и видам учебной работы

Разделы и темы дисциплины	Всего (ак. часов)	Лекции (ак. часов)	Практ. занятия (ак. часов)	Семина- ры (ак. часов)	Лабор. (ак. часов)	Друг ие виды зая тий (ак. часо в)
<b>1</b>	<b>2=3+4+5+6 +7</b>	<b>3</b>	<b>4</b>	<b>5</b>	<b>6</b>	<b>7</b>
<b>I семестр</b>						
<b>Модуль 1.</b>						
<b>Введение</b>						
<b>Раздел 1.FPGA и основные элементы</b>	<b>2</b>	<b>1</b>	<b>1</b>			
Тема 1.1. История и применение, архитектура и компоненты FPGA, сравнение с другими технологиями.	<b>4</b>	<b>2</b>	<b>2</b>			
Тема 1.2. Резисторы, Транзисторы, Диоды, Светодиоды и Полупроводники.						
Тема 1.3. Логические элементы и Создание Логических Схем.	<b>4</b>	<b>2</b>	<b>2</b>			
Тема 1.4. Логические Элементы - D- Триггер и RS-Триггер.	<b>2</b>	<b>1</b>	<b>1</b>			
<b>Раздел 2. Языки описания аппаратуры, программирование и симуляция</b>	<b>2</b>	<b>1</b>	<b>1</b>			
Тема 2.1. Введение в Quartus и System Verilog.	<b>2</b>	<b>1</b>	<b>1</b>			
Тема 2.2. Проектирование Вентилей AND, OR, NOT и XOR в Схемотехнике.						

*ГОУ ВПО Российско-Армянский (Славянский) университет*

Тема 2.3. Мультиплексор.						
Тема 2.4. Дешифратор	4	2	2			
<b>Раздел 3. Синтез и программирование на плате</b>	4	2	2			
Тема 3.1. Семисегментные индикаторы: понимание и применение	4	2	2			
Тема 3.2. VGA (Видео Графический Адаптер): Описание и Применение						
Тема 3.4. Сегментация слов с использованием сдвигового регистра.	2	1	1			
Тема 3.4. Строки, работа со строками, многомерные массивы.	2	1	1			
Тема 3.5. Счетчики (Counters) в Электронике и Цифровых Системах.	2	1	1			
<b>Раздел 4. Применение знаний на практике в реальных проектах</b>						
Тема 4.1. Распознавание нот.	3	1	2			
Тема 4.2. Распознавание музыки	4	2	2			
Тема 4.3. Игра 'Улитка' с использованием конечных автоматов	4	2	2			
<b>ИТОГО</b>						

2.3.3 Содержание разделов и тем дисциплины

**Модуль 1**

***Введение***

***Раздел 1. FPGA и основные элементы***

**Тема 1.1. История и применение, архитектура и компоненты FPGA, сравнение с другими технологиями.**

Рассматривается сравнение FPGA и ASIC. Будут представлен анализ основных структурных элементов FPGA, их архитектурных особенностей, истории развития и основных областях применения.

**Тема 1.2. Резисторы, Транзисторы, Диоды, Светодиоды и Полупроводники.**

Рассмотрение основных компонентов в электронике: методы и области применения

**Тема 1.3. Логические элементы и Создание Логических Схем.**

Изучение Логических Элементов в Схемотехнике на Примере Вентилей AND, OR, XOR, NAND, NOR и NOT."

**Тема 1.4. Логические Элементы - D-Триггер и RS-Триггер.**

Рассказывается о разных типах триггеров, их создание и применение

***Раздел 2. Языки описания аппаратуры, программирование и симуляция***

**Тема 2.1. Введение в Quartus и System Verilog.**

Ознакомление с Quartus: аспекты синтеза, симуляции и введение в system verilog с углублением в основные понятия и структуру кодирования.

**Тема 2.2. Проектирование Вентилей AND, OR, NOT и XOR в Схемотехнике.**

Проектирование вентилей and, or, not и xor на языке system verilog: рассмотрение дизайна и визуальное представление на схеме.

**Тема 2.3. Мультиплексоры**

Представляются мультиплексер предназначение, принцип работы, применение и проектирование на языке System Verilog.

**Тема 2.4. Дешифратор**

Представляются основные принципы работы, различные типы, методы проектирования на языке System Verilog, программное моделирование и симуляция декодеров.

***Раздел 3. Синтез и программирование на плате***

**Тема 3.1. Семисегментные индикаторы: понимание и применение**

Способы взаимодействия и управления семисегментным индикатором для визуального вывода в цифровых системах.

**Тема 3.2. VGA (Видео Графический Адаптер): Описание и Применение**

Обзор стандарта VGA и его реализация для взаимодействия с дисплеями в графических приложениях. Программное моделирование и синтез на платах.

**Тема 3.3. Сдвиговые регистры: структура и применение.**

Введение в регистры сдвига, их типы и применение в последовательном хранении и передаче данных. Программное моделирование и синтез на платах.

**Тема 3.4. Сегментация слов с использованием сдвигового регистра.**

Использование сдвиговых регистров для управления несколькими сегментами в дисплеях и других приложениях.

**Тема 3.5. Счетчики (Counters) в Электронике и Цифровых Системах.**

Понимание различных типов счетчиков и их применение, такие как деление частоты и подсчет событий.

***Раздел 4. Применение знаний на практике в реальных проектах***

**Тема 4.1. Распознавание нот.**

Реализация базовой системы распознавания нот с использованием методов цифровой обработки сигналов.

**Тема 4.2. Распознавание музыки**

Реализация распознавания музыки с использованием конечных автоматов сдвига.

**Тема 4.3. Игра 'Улитка' с использованием конечных автоматов**

Проектирование конечного автомата (FSM) для создания простой игры, аналогичной игре 'Улитка'.

2.3. Материально-техническое обеспечение дисциплины

Компьютеры с интернет-браузером. Платы с чипами FPGA

2.4. Список литературы

“Цифровая схемотехника и архитектура компьютера” второе издание

Дэвид М. Хэррис и Сара Л. Хэррис